

シリコン量子ビットの大規模集積化に向けたデバイス・回路シミュレーションの現状と課題

Current Status and Challenges of Device and Circuit Simulations for Large-Scale Integration of Silicon Qubits

棚本 哲史

Tetsufumi TANAMOTO

帝京大学理工学部データサイエンス学科

概要

シリコン量子ビットは、既存の CMOS 製造プロセスとの高い親和性から、大規模集積化に向けた最有力候補の一つとして世界的に研究開発が加速している。量子ビット単体の高忠実度化にとどまらず、数百から数万規模の量子ビットを実際に動作させるためには、量子デバイスとそれを駆動する古典制御回路の双方を精緻にモデル化し、両者を接続したシミュレーション基盤を確立することが不可欠である。本講演では、この観点からデバイスシミュレーションと回路シミュレーションそれぞれの研究動向を概観し、大規模集積化に向けた技術的課題を整理する。

デバイス側では、シリコン中の谷分裂(valley splitting)や電荷ノイズ、界面・ドーパント揺らぎといった原子論的な物理起源を明らかにするための tight-binding 法などの原子論的手法から、TCAD による Poisson/drift-diffusion シミュレーションまで様々な手法が用いられてきた。実験面でも、例えば、Zwerver ら (Nature Electronics, 2022) は 300 nm 産業用 CMOS ラインでの量子ビット量産を実証して素子ばらつきの定量データを提供するなど、デバイスシミュレーションの検証・校正に資する知見が急速に蓄積されつつある。

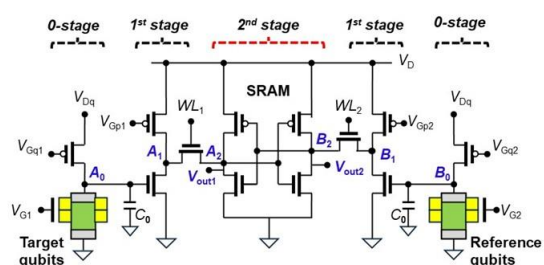
回路側では、極低温(cryo-CMOS)環境で動作するトランジスタのコンパクトモデルを用いた制御回路設計が中心的な課題となっている。Patra ら (IEEE Journal of Solid-State Circuits, 2018) は cryo-CMOS 回路・システム設計を包括的に整理し、Pauka ら (Nature Electronics, 2021) は複数の量子ビットの制御信号を生成する極低温 CMOS チップを実証した。また、配線本数の爆発的増大というスケーリング上の制約に対しては、Li ら (Science Advances, 2018) がクロスバー配線による共有制御アーキテクチャを提案するなど、回路アーキテクチャレベルでの解決策も提示されている。

一方で、素子ばらつき(数十 meV オーダー)や谷分裂の不均一性が量子ビットの信号レンジを侵食する問題、極低温環境における配線本数・消費電力の制約、そして量子系シミュレータと古典回路シミュレータとの間の標準化されたインタフェースの欠如など、大規模集積化に向けて解決すべき課題は依然として多い。

このような中で、我々はデバイスと回路を橋渡しする協調シミュレーションとして、TCAD と SPICE を直接接続し、gate-all-around(GAA)トランジスタ (TCAD) と読み出し回路 (SPICE) のデバイス・回路シミュレーションを統一的に扱う手法を提案している(Tanamoto and Ono, IEEE Access 2026)。本講演では、上記の世界的な研究動向を踏まえたうえで、デバイス・回路協調シミュレーションの実現に向けた技術的課題と今後の展望について論じる。

Abstract

Silicon qubits are accelerated globally as a leading candidate for large-scale integration due to high compatibility with CMOS processes. To scale, establishing a simulation platform bridging quantum devices and cryo-CMOS control circuits is essential. TCAD and tight-binding capture atomic device physics like valley splitting and charge noise, while compact modeling advances cryo-CMOS design. Key bottlenecks include variability, thermal constraints, and unstandardized interfaces. We propose a TCAD-SPICE co-simulation method unifying GAA transistors and readout circuits (Tanamoto and Ono, IEEE Access 2026), discussing current challenges and future directions.



図：センスアンプを用いた量子ビット用見出し回路