基礎から学ぶマイクロ波電力増幅器設計 - 高効率化 -Basic Learning for Microwave Power Amplifier Design - for High-Efficiency Operation -

石川 亮 Ryo ISHIKAWA

電気通信大学 The University of Electro-Communications

概要

マイクロ波電力増幅器は、無線通信、無線電力伝送、等々の様々なマイクロ波応用において欠かせな いコンポーネントの1つである。本講演では、先ず前半は、マイクロ波電力増幅器の基本的な回路構成、 整合回路の設計方針、バイアス回路、損失見積もり、等々、基礎的かつ実践的な設計方法に関して説 明する。後半では高効率化に関する基本的な考え方を説明し、また、実践的な設計方法に関して、最 近の研究成果を交えて紹介する。本稿では主に前半のマイクロ波電力増幅器設計の基礎について記し、 最後に高効率設計の概要について記す。



図 電力増幅器の基本回路構成および関連指標





Abstract

A microwave power amplifier is a key component for microwave applications, such as wireless communications, wireless power transfer, etc. In this lecture, basic and practical design processes are explained for a basic circuit configuration, matching circuit, biasing circuit, loss estimation, etc. Then, a basic design plan for a high-efficiency operation is explained. In addition, recent research results based on practical high-efficiency amplifier design methods are introduced.

1. はじめに

マイクロ波電力増幅器は、通信技術の発達と 共に高性能化が進められてきており、昨今の無 線通信技術を支える重要な要素の1つである。 さらに、マイクロ波加熱[1]、マイクロ波無線電 力伝送[2]、等々、マイクロ波応用分野の広が りに応じてマイクロ波電力増幅器の需要範囲も 拡大し、更なる高性能化が求められている。高 性能化に最も影響するのは、増幅素子として使 用するトランジスタ自体の高性能化であり、微 細加工技術等の技術革新による高周波化、ワイ ドギャップ半導体技術の利用による高耐電圧・ 高出力化、等々が図られている。それに対して、 そのトランジスタの能力を最大限に引き出すた めの回路設計技術は、シミュレータ技術および 計測技術の向上により、設計の容易さ、および その精度が大きく向上しているが、基本的な設 計方針は不変である。

本稿では、先ず、マイクロ波電力増幅器の極 基礎的な設計手順の、主に回路部設計に関して、 指標の定義から始まり、実践的な構成法まで、 ひと通りの説明を行う。また、最後に、高効率 化設計に話題の照準を絞り、その基本的な考え 方に関して説明を行う。講演では、高効率化設 計に関して具体的な例を上げて説明を行い、ま た、実践的な設計方法に関して最近の研究成果 も交えて紹介する予定である。

2. トランジスタ電力増幅器設計の基礎

一般にトランジスタを用いた増幅器は、用途 に応じて、小信号用、大電力用、低雑音用、広 帯域用、等々様々ある。電力増幅器は大電力用 であるが、帯域特性も重要な指標の1つであり、 また、トランジスタ以外の部分が線形回路であ ることから、小信号動作での線形回路理論に基 づく設計理論も、電力増幅器設計の上で大きな 助けとなる。そこで小信号設計の基礎を導入と して説明を進める。一方で、低雑音設計は、入 力回路設計において、利得を最大化する設計と は異なる設計方針となり、ここでは触れないこ ととする。

2.1 電力増幅器の基本構成

図1に電力増幅器の基本構成図を示す。トラ ンジスタ増幅素子が2端子対回路として中心に あり、信号源との間に入力整合の2端子対回路 が、そして、負荷との間に出力整合の2端子対回 路が接続される。また、各々の入出力整合回路 内の任意の位置に、トランジスタ直流バイアス 用のバイアス回路が接続される。図1には併せ



図1 電力増幅器の基本回路構成および関連指標

て関連の指標も示してある。動作周波数の上限 はトランジスタの能力で決まり、後述する最大 発振周波数 (fmax: Maximum oscillation frequency)、 および電流利得遮断周波数 (fr: Current-gain cutoff frequency)などの指標がある。出力電力はト ランジスタのサイズで決まり、一般に FET 系の 場合はゲート幅[3]、バイポーラ系の場合はエ ミッタサイズが指標として用いられる。入出力 整合回路は用途に応じてトランジスタの性能を 最大限に引き出すために接続されており、全体 として利得が決まる。効率に関しては、トラン ジスタの飽和付近動作時に、トランジスタ出力 側に生じるひずみ波交流信号の高調波成分を出 力整合回路において調整することにより高効率 化がなされる。線形性に関しては、トランジス タのゲートバイアスあるいはベースバイアスを 調整して動作級(A級、AB級、B級、等々)を 調整することによりある程度は改善可能である が、一般に効率とのトレードオフがある。近年 では、デジタル変調信号が用いられることから、 出力の信号ひずみを予想あるいは検出し、入力 時に逆ひずみを与えてひずみを相殺するデジタ ルプレディストーション技術 [4] が広く用いら れている。線形性の改善手法は、このように、 基本増幅器構成の外側に配置される場合も多く (バイアス回路に付加させる場合も多々ある)、 基本設計方針と切り分けることが可能であるた め、ここでは触れないこととする。損失も重要 な指標の1つであり、入力整合回路での損失は 主に利得の低下に、トランジスタおよび出力整 合回路での損失は、主に効率に大きく影響を与 える。

2.2 動作周波数

前述の通り、電力増幅器の動作周波数上限は トランジスタに依存する。図2にトランジスタ 利得の周波数特性を示す。ここで示す周波数特 性は、トランジスタの任意の動作バイアス状態



図2 トランジスタ利得の周波数特性

において得られるSパラメータから算出される ものである。先ず、電流利得は、出力側を短絡し、 出力電流を最大にした状態で定義され、H₁₁(= |Y21|/|Y11)で計算される。また、この電流利得が 零となる周波数が前述の fr であり、あまり整合 を行わないロジック回路などでの動作限界の指 標として用いられる。電力利得の定義には、ト ランスデューサ電力利得(入出力 50Ω系での利 得=20log₁₀lS₂₁l)、ユニラテラル電力利得 [3] (信 号の流れが、帰還が無く、単方向化された場合 を数学的に計算したもの。実現不可の場合あり)、 等々いくつかあるが、ここでは、最大有能電力 利得 (MAG: Maximum Available power Gain) を示 している。これは、図1に示す入出力整合回路 において、無損失を仮定し、電力利得を最大化 するように両方を調整した場合に達成される電 力利得であり、図2中の式で計算される。その 際に定義されるKファクタは安定係数とも呼ば れ、入出力整合回路が接続された増幅器の安定 性(発振可能性)を判断する指標としても用い られ、一般にK > 1で安定と見なされる。MAG は K > 1 で定義することができ、図2に示される ように動作周波数の高い領域に位置する。MAG が零となる周波数が前述のfmarであり、増幅器の 動作周波数上限を示す指標である。動作周波数 が下がるとK<1となり、数式からわかるように MAG が定義できなくなる。そこで、図2に示さ れるように、代わりに最大安定電力利得 (MSG: Maximum Stable power Gain)が指標として用いら れ、図2中の式で計算される。MAGと違い、そ の値を越えることも可能であるが、発振する可 能性がでてくる。従って、増幅器を設計する場合、 MSG および MAG 以下の領域が、実質的な利用



図3 電力増幅器の入出力電力および効率の定義

可能領域となる。動作周波数をどこに設定する か、そして、帯域幅をどの程度とるかは、入出 力整合回路をどのように設計するかによる。

2.3. 入出力電力および効率の定義

電力増幅器ではエネルギー保存の観点から、 電力利得が指標として用いられる。しかしなが ら、一般に信号源は電圧源あるいは電流源で表 され、接続されるインピーダンスの値に応じて 電流あるいは電圧が変動し、電力も変動してし まう。そこで、図3に示されるように、入力電 力は信号源の有能電力として、そして出力電力 は、負荷が一般に50Ω一定であるため、そのま ま負荷に実際に供給される電力として定義され る。電力利得はその入出力電力の比で表される。 効率は2種類の定義があり、高周波の出力電力 と直流投入電力との比をとるドレイン効率(FET 系)あるいはコレクタ効率(バイポーラ系)、そ して、高周波の出力電力から入力電力を引いた、 増幅器が正味付加した高周波の電力と、直流投 入電力との比をとる付加電力効率である。入力 電力を考慮する分、付加電力効率はドレイン効 率よりも常に低い値となり、また、利得が高い 場合は、その差が小さくなる。

2.4. インピーダンス整合の基礎

使用するトランジスタが決まった後、増幅器の設計は、図1に示す入出力整合回路をどのように設計するかにかかっている。図2に示されるように、トランジスタ自体は*fmax*以下の全ての周波数領域で利得を有しているため、周波数・帯域幅を決定するのは、この整合回路設計部分

である。小信号設計では、トランジスタを線形 素子として扱うため、利得(電力利得)を最大 化することのみが設計の目標となる。大信号動 作では非線形特性となるため、利得以外に、出 力電力、効率、等々の指針が加わり、一般にこ れらは両立しないため、目的に応じて調整が必 要となる。また、利得も、小信号動作と大信号 動作とでは最適となる目標値が異なるため、設 計手順も異なる。しかしながら、整合回路自体 は線形素子であるため、小信号動作での回路設 計ノウハウは、大信号動作でも十分参考になる。 そこで、先ず、小信号動作での入出力整合回路 の極基本的な設計方法の説明を行う。

前述で述べたように、入出力整合回路では、 電力利得を最大化するような調整が行われる。 具体的には、入力側および出力側の各々で共役 インピーダンス整合を行うことを意味する。こ れは、トランジスタ入出力インピーダンス(複 素数値)の各々に対して、入出力整合回路を接 続してインピーダンス変換を行い、信号源およ び負荷から増幅器を見たときのインピーダンス が各々 50Ωとなるように調整した状態である。

入出力整合回路には集中定数素子あるいは分 布定数素子が整合素子として用いられる。各素 子の説明の前に、それらの特性を表現する上で 重要となるスミスチャートについて簡単に説明 を行う。図4に、スミスチャートおよびアドミッ タンスチャートの電圧反射係数との関係を示す。 電圧反射係数 Γ_L は、特性インピーダンス Z_0 の 伝送線路にインピーダンス Z_x が接続された場 合の、接続面での反射を表し、図中の式で計算 される。 Z_x が複素数値であるため、 Γ_L も複素数 値となり、複素平面上では、図のように、大き



図4 スミスチャート (アドミッタンスチャート)の 電圧反射係数との関係

さが一定の場合はその軌跡が円となる。そして、 $|\Gamma_L|=1$ の円上は全反射を表し、 Z_x が受動素子の 場合は、全てこの円内の値をとることになる。 この $|\Gamma_L|=1$ の円内において、 Z_x の軌跡を表した ものがスミスチャート、そして、アドミッタン ス $Y_x(=1/Z_x)$ の軌跡を表したものがアドミッタ ンスチャートである。スミスチャートは、高周 波回路の設計において、インピーダンスの動き を視覚的に捉えるために非常に良く用いられる ツールであり、以降の説明にも多用する。

整合回路に用いられる集中定数素子の特性お よびスミスチャート(アドミッタンスチャート) 上での動きを表したものを図5(a)に示す。広 帯域設計の場合、周波数依存のない抵抗素子を 用いると比較的設計が容易となるが、電力増幅 器において、抵抗は損失となるため、発振防止 等の場合を除き、用いられない。従って、イン ダクタLとキャパシタCが用いられる。図では、 直列および並列接地した場合の各々のインピー ダンスの軌跡を示している。直列に接続した場 合は抵抗一定の円上を、並列に接続した場合は コンダクタンス一定の円上を動くことになる。

図5(b)に、分布定数線路の特性を表したもの を示す。終端接地および開放したものは、集中



図5 各種受動整合素子の特性およびスミスチャート (アドミッタンスチャート)上での軌跡

定数素子の並列接地の代わりに用いることがで き、縦続接続したものは、同心円状の軌跡を描 くため、近似的に集中定数素子の直列接続の代 わりに用いることができる。

これらの受動整合素子を組み合わせて、共役



図6 2素子を用いた任意インピーダンスから 50Ω へ のインピーダンス変換回路

インピーダンス整合を行う。各素子の軌跡から わかるように、基本的には1つの周波数に対し て2つの素子が必要となる。2つ以上の周波数、 あるいは広帯域設計では、それ以上の素子数が 必要となり、その設計も複雑化する。最も単純 な1つの周波数に対して、任意のインピーダン ス(トランジスタの入力あるいは出力インピー ダンス)から50Ωへの変換を行う素子の組み合 わせをまとめたものを図6に示す。例えば一番 左上の回路の場合、変換可能領域内から、Lによ り時計回りに定抵抗円上を移動し、その後、C' により時計回りに定コンダクタンス円上を移動 して 50Ωに変換される。図からわかるように組 み合わせによって変換可能な領域が存在する。 実際には、直流バイアス印加も考慮して構成を 選ぶ必要がある。

実際に整合回路を構成する際、集中定数素子 としてはチップ素子などが用いられるが、チッ プ素子では寄生成分による自己共振が生じるた め、3~4 GHz 以上の周波数での使用は難しい。 MMIC (Monolisic Microwave Integrated Circuit) 上 のスパイラルインダクタなどは 10 GHz 程度ま で、単層キャパシタや MMIC 上の MIM (Metal-Insulator-Metal) キャパシタは、さらにもう少し上 の周波数まで使用可能であるが、集中定数素子 が難しい周波数では分布定数素子が使用される。

整合回路は図1に示すようにトランジスタの 入出力に各々接続されることになるが、実際は、 逆側に接続される回路によってトランジスタの 入力あるいは出力インピーダンスが変動するた め、相互に繰り返し調整する必要がでてくる。 また、FET系の場合などで、それほど周波数が 高くない場合に、入力側がほとんどCとして見 えて全反射に近い状態となり、完全な共役イン ピーダンス整合をとるのが困難となる場合もあ る。その場合は、ある程度の不整合を許容して 所望の利得を得る、といった調整を行うことに なる。

以上、小信号での整合に関して説明を行った が、大信号動作の場合は、信号の振幅に応じて トランジスタ特性が非線形に変動するため、共 役インピーダンス整合といった線形回路理論が 使えない。しかしながら、整合回路においてイ ンピーダンスを変換する、という考え方は共通 である。小信号動作の場合、図6では、トラン ジスタの入出力インピーダンスを50Ωに変換す る、という操作を行ったが、その逆に、トラン ジスタから各整合回路を見込んだインピーダン スを、信号源あるいは負荷の50Ωからトランジ スタの入出力インピーダンスの共役値に変換す



図7 大信号動作における整合回路によるインピーダ ンス変換の軌跡

る、という手順でも良い。そして、大信号動作 の場合は常にこの後者の手順を踏むことになる。 ただし、50Ωから変換先は、トランジスタ入出 カインピーダンスの共役値ではなく、利得、出 力電力、効率、等々の性能に応じた最適インピー ダンス値となる。図7に負荷最適値 Z_{Lopt} へのイ ンピーダンス変換軌跡の一例を示す。

この最適値は非線形動作のために解析的に得 ることが困難であり、コンピュータシミュレー ションあるいはトランジスタの実測結果から得 る。どちらも、トランジスタの信号源(ソース) 側および負荷(ロード)側の、トランジスタか ら見込んだインピーダンスを全域 (スミスチャー ト内の全ての領域)で走査し、所望の指標が最 適となるような値を探し出す作業が行われる。 この操作をロード・ソースプルと呼ぶ。近年の シミュレータ技術の発達により、ハーモニック バランスシミュレーション [5] と呼ばれる非線 形回路シミュレーションにより、比較的容易に 解析可能であるが、精度の高い解析には、精度 の高いトランジスタ大信号モデルが必要となる。 一方で、実測により最適値を求める場合、ロード・ ソースプルチューナー [6] が市販されており利 用可能であるが、性能が上がる程に、より高価 で複雑なシステムとなる。

ここで得られる最適インピーダンス値は、当 然、小信号時のトランジスタの入出力インピー ダンスの共役値とは異なった値であり、さらに、 出力や効率などの目標指標に応じても異なった 値となることに注意が必要である。ただし、入 力側に関しては、出力側に比べて信号の振幅が 小さいことから、最適入力インピーダンス値が 入力インピーダンスの共役値と比較的近い値に なる(図7において $Z_{sopt} \sim Z_{in}^{i}$)。

2.5. 回路の挿入損失が効率に与える影響

無線通信機器ではマイクロ波電力増幅器での 電力消費が大きな割合を占める、などの理由 もあり、電力増幅器の効率は、非常に重要な指 標の1つである。トランジスタを高効率に動作 させる方法については3章で説明するが、折角



図8 入出力整合回路での損失の有無により見積もら れる各効率値の比較

トランジスタを高効率に動かしても、整合回路 での損失が大きいと効率が低下してしまう。ト ランジスタの入力側と出力側とでは当然出力側 の方が信号が大きいため、出力側整合回路での 損失が効率に大きく影響を与える。図8に、入 出力整合回路の損失が効率に与える影響を見積 もった一例を示す。ドレイン効率は定義上、入 力整合回路での損失の影響を受けないため、出 力側整合回路に損失があった場合のみ効率が低 下する。PAE では入力側より出力側に損失があっ た方が大幅に効率が低下することがわかる。

次に、回路の挿入損失と効率の減衰率との関係を計算した結果を図9に示す。図より、例えば挿入損失が0.5dB程度あると、トランジスタで実現されている効率が出力整合回路を通過することで10%程度低下してしまうことになる。このことから、出力側の整合回路の挿入損失は極力減らさなければならないことがわかる。

図10には、回路の挿入損失を見積もるための 算出式の導出手順を示している。2端子対回路 では出力側に接続されるインピーダンスが決ま れば挿入損失を計算することができ、出力側整 合回路の場合は50Ω負荷であるため測定Sパラ メータを用いて比較的簡単に見積もることがで きる。一方、入力側整合回路の場合は、その出



図9 回路の挿入損失と効率減衰率との関係



図 10 回路の挿入損失を見積もるための算出式の導出 手順

カ側がトランジスタの入力インピーダンスで終端されるため、その値も見積もっておく必要がある。

以上、動作周波数のみに関して述べてきたが、 大信号動作では特に出力整合回路においてひず み波信号が生じており、つまり高調波が存在す る。この高調波は適切に処理することで高効率 化が図れ、重要な役割を担っている。従って高 調波に対する損失も極力減らす必要がある。た だし、特に高調波処理を行った場合に出力され る高調波成分は非常に小さい値となり、その損 失を正確に見積もることは困難である。

2.6. 直流バイアス回路

電力増幅器は高周波信号を増幅する、という 機能を持ち、言い換えると、直流投入電力を高 周波電力に変換する機能を持つ。従って、直流 電力を投入するための出力側直流バイアス回路 が必要である。また、トランジスタを適切な動



作点で動かすために、入力側にもバイアス回路 が必要となる。図11にバイアス回路を含めた電 力増幅器に基本構成を示す。直流に関するもの として、信号源および負荷への直流成分の流出 を防ぐための DC ブロック回路、そして、直流を 加える DC フィード回路が付加される。各々、前 述の入出力整合回路の高周波特性に影響を与え ないように接続する必要がある。従って、図 11 に示されるように、理想的には、動作周波数に 対して DC ブロックは短絡、DC フィードは開放、 そして直流に対して DC ブロックは開放、DC フィードは短絡、となることが望まれる。なお、 DC ブロックは、直流流出が防げれば良いので整 合回路内に含まれていても良く、また、DC フィー ドは、トランジスタと DC ブロックの間の整合回 路内の任意の位置に取り付け可能である。これ らは特性に応じて適切な位置に取り付けられる ことが望まれる。

図 12 に、DC ブロック回路特性のシミュレー ション結果の一例を示す。DC ブロックには一般 にキャパシタが用いられる。理想的な C は周波 数無限大で短絡となるが、実際に用いられるチッ プキャパシタ、単層キャパシタ、MIM キャパシ タでは、図に示されるように配線インダクタ等 の寄生成分の影響で自己共振が生じる。これは、 直列共振であるため、自己共振周波数ではイン ピーダンスが最小となり、また、直流も阻止で きる。この自己共振が DC ブロックに積極的に利







用される。

図13に、DCフィード回路の構成例を示す。 動作周波数で開放と見せるため、チョークイン ダクタや、逆側を短絡したλ/4線路が用いられる。 また、バイアス電流をほとんど流さないゲート バイアス回路には、抵抗も用いることができる。 各々、高周波信号の電源への漏れを防ぐために、 図に示されるように短絡用のキャパシタが接続 される。チョークインダクタの場合、キャパシ タと同様に寄生成分の影響で自己共振が存在し、 この場合は並列共振となるため、共振周波数で インピーダンス値が最大となり、この点を用い ることができる。

一方、整合回路と組み合わせる構成方法もある。図13の下部に示すように、整合素子の短絡 端線路の短絡をキャパシタで行うことにより、 そこから直流バイアスが可能となる。MMIC な どではスパイラルインダクタやλ/4線路が大き な面積を占めるため、小型化に有用な構成であ る。

DC フィードは、実際は動作周波数で無限大 のインピーダンス値を持つことは不可能であり、 また、その必要もない。高周波回路の接続点で のインピーダンスに対して、相対的に十分大き い値であればよい。この観点から、接続点を変 えた場合の例を図14に示す。図のLC回路の場 合に2つの接続点が考えられ、各々の点での高 周波回路のインピーダンスの値から、その大き さが小さい接続点1 (~34 Ω)の方が高周波回路 に与える影響が小さいことになる。また、この 場合、34 Ωに対して十分に大きい(10倍程度) 値を持つDC フィード回路を接続すれば良い。

図の分布定数線路を用いた回路の場合、線路



図 14 DC フィードの接続点を変えた場合の影響

上の任意の位置に DC フィード回路を接続する ことが可能であるが、インピーダンス変換の軌 跡から、その大きさが最小となる、虚部が零と なる点に接続すると影響が最小化される。また、 この場合は8Ωに対して十分に大きい値を持つ DC フィード回路を接続すれば良い。LC 回路の 場合と比較すると、設計の自由度が高く、また、 要求される特性も緩和されていることがわかる。

2.7. 発振防止

トランジスタは図2に示されるように、fmax以下の全ての周波数領域で利得を有しているため、設計周波数以外の周波数において、発振条件を満たしてしまい、発振する可能性がある。この状態では、直流投入電力が発振信号に費やされてしまうため、増幅器として使用することができなくなる。従って、必ず防ぐ必要がある。

図 15 に簡易的に最も良く用いられる K ファ クタを用いた安定性判別の概要を示す。増幅2 端子対回路の出力側を、受動回路で取り得る全 てのインピーダンス値で終端したとして、その あらゆる条件で入力側での反射が1より小さく、 かつ、入力側を受動回路で取り得る全てのイン ピーダンス値で終端したとして、そのあらゆる 条件で出力側での反射が1より小さい場合、こ の増幅器は絶対安定であり、その条件を計算す ると図中の条件式が得られる。トランジスタ増 幅回路において、括弧内の条件は通常ほとんど の場合で成り立つため、図2で示した Kファク タが1より大きいことが絶対安定の条件となる。 Kファクタが1より小さい場合は、終端値によっ ては、反射が1より小さいという条件を満たさ ないことを意味する。

実際に発振を防止するためには、発振条件を 満たさないようにするために発振周波数に対 してのみ影響するような損失回路を付加する必 要がある。図16に発振防止用損失回路を付加 した増幅回路の一例を示す。一般に動作周波数 から離れた周波数での発振に対しては、バイア ス回路に損失回路を挿入することが良く行われ る。ドレイン側のバイアス回路が影響する場合 は、抵抗だと直流の損失が生じるので、渦電流 損で交流信号に対して損失を有するフェライト







図16発振防止用損失回路を付加した増幅回路の一例

チョークが図に示される位置に挿入される。動 作周波数に対してはλ/4線路短絡用のCで遮断 されているので増幅動作に影響を与えない。ゲー ト側のバイアス回路の場合は、バイアス電流が ほとんど流れないので抵抗でも問題ない。なお、 両者とも、効果を十分に発揮させるために、発 振周波数で短絡となる C を図に示される位置に 接続する必要がある。バイアス回路への付加は 整合回路を変更しないため、加工が行いやすい という利点がある。この方法で発振が止まらな い場合は、整合回路内に挿入する必要がある。 その場合、図に示すような、RC 並列回路を挿入 すると、動作周波数に影響を与えずに済む。発 振周波数が動作周波数に近接している場合は、 損失を許容してゲートに抵抗を直列に挿入する か、あるいは整合回路の設計を見直す必要が出 てくる。

以上、電力増幅器設計の極基本的な設計手順 および設計上考慮すべき実質的な注意点等に関 して、簡単ではあるが述べてきた。実際の設計 では、整合回路の中身が重要となる、それは目 標に応じて様々であるので、今回は、高効率化 に話題を絞り、次章でその概要を述べる。

3. マイクロ波電力増幅器の高効化

前章の2.5の損失のところでも述べたが、電 力増幅器の効率は非常に重要な指標の1つであ る。そして、線形増幅が可能なA級動作の効率 上限は50%であり、それ以上の高効率化を実現 するためには、大信号非線形動作が必須となる。 以降の原稿の残りの部分は、その高効率動作の 概要および実質的な設計手順の導入について記 す。

3.1. 高効率化の基本的な考え方

図17に、電力増幅器の高効率化の概要をまと めたものを示す。トランジスタを高効率で動か すためには、トランジスタで生じる損失を最小



図17 電力増幅器高効率化の概要

化する必要がある。そして、その電力損失は生 じる電圧と流れ込む電流の積である。一般に入 力側は出力側に比べて信号が小さいため、出力 側のみで動作を考える。図に示されるような電 圧・電流波形があったとして、その瞬時電力は 積をとることで、図に示される波形となる。こ れが全てトランジスタでの電力損失となるため、 損失を零にするためには、任意の時間において、 電圧あるいは電流のとちらかが零である必要が ある。つまり、高効率化のための調整とは、電圧・ 電流の波形を最適化することを意味する。

この電圧・電流波形を周波数領域で考えた場 合、図中に示されるひずみ波交流波形で一般化 される。なお、トランジスタ内に容量などの一 時的に電荷等のエネルギーを溜め込むものが含 まれていない場合を考えると(実際の場合、寄 生成分が無い、ということではなく、外側に付 いていると考える)、電圧・電流共に常に零以上 の値となる、という条件が付く。このひずみ波 交流の電力損失を計算すると、図に示されるよ うに損失を零にするための2つの条件式が導か れる。

1つ目の式の第1項は直流投入電力を表す。

第2項は基本波周波数での電力損失を表し、負 の値となるため、実際は負荷への供給電力を表 す。これらがバランスしている状態が効率100% の動作となる。このための設計は、大信号増幅 器の整合回路設計と同様に、基本波インピーダ ンスを走査して、電圧・電流の振幅および位相 差(力率)を調整することになる。

2つ目の式は高調波の消費電力が零であるこ とを表す。これを実現するためには、図に示さ れるように、各高調波周波数ごとに電圧あるい は電流のどちらかの成分が零であるか、あるい は高調波周波数ごとの電圧と電流の位相差が90 度である必要がある。後者は、トランジスタか ら負荷側を見た場合に、各高調波に対して純リ アクタンスで終端されることを意味する。これ はスミスチャートで見ると、図に示されるよう に、外周円上の値を表し、つまり高調波を全反 射させることを意味する。この条件は、あくま で必要条件であり、純リアクタンス値を高調波 ごとに走査し、一番最初の時間波形の条件が満 たされるように最適化する必要がある。

以上に述べた高効率動作の条件は、トランジ スタが理想的である場合、その条件を満たす解 が複数存在し、代表的なものではF級増幅器・E 級増幅器などである。その動作の詳細に関して は、講演で説明予定である。

実際の設計では、1章で述べたように、シミュ レータあるいは実測により、最適のインピーダ ンスを見つけて、それを実現する整合回路を設 計・製作する、という手順になる。2章の基本 的な電力増幅器設計と異なる点は、高調波も考 慮する、という点である。図18に高効率設計に おけるトランジスタ最適インピーダンス値推定 の概念図を示す。トランジスタに対して、基本 波周波数において、入出力ともにインピーダン スの走査を行うことは、通常の電力増幅器設計



図 18 電力増幅器の高効率設計におけるトランジスタ 最適インピーダンス値推定の概念図

の場合と同様であるが、高効率化の場合は高調 波も同時に走査する。その際、図17に示す条件 に基づき、高調波に対してはリアクタンス値の み走査を行えばよい。なお、入力側に対しても、 特に2倍波が効率に影響することがわかってお り[7]、効率を最大限に高めるためには調整する 必要がある。なお、これらの作業は、前述の通り、 シミュレーションでも実測でも行うことが可能 であり、詳細に関しては、講演にて説明する予 定である。また、この最適化に関して我々が行っ ている最近の研究成果も紹介する予定である。

4. まとめ

マイクロ波電力増幅器の特に入出力整合回路 の極基本的な設計手順に関して、簡単ではある が説明してきた。また、実際の設計において、 避けて通れないバイアス回路設計、発振防止、 等の事項や、実は以外と影響が大きい回路損失 についても、説明を行った。そして、最後に電 力増幅器の高効率化に関して、導入部分のみで あるが説明を行った。今回、頁の都合で省略し た部分がいくつかあるが、その内容に関しては、 本文中でも述べたように、講演において、時間 の許す限り説明を行う予定である。

参考文献

- [1] 越島, マイクロ波加熱技術集成, エヌ・テー・ エス, 1994.
- [2] 粟井,他,ワイヤレス・エネルギー伝送技術の最前線,ニッケイ印刷,2011.
- [3] 本城,マイクロ波半導体回路-基礎と展開-, 日刊工業新聞社,1993.
- [4] P. Kenington, High-linearity RF amplifier design, Artech House, 2000.
- [5] M. S. Nakhla and J. Valch, "A piecewise harmonic balance technique for determination of periodic response of nonlinear systems," IEEE Trans. on CAS, vol. CAS-23, no. 2, pp. 85–91, Feb. 1976.
- [6] J. Cusack, et al., "Automatic load contour mapping for microwave power transistors," IEEE Trans. Microw. Theory Tech., vol. MTT-22, no. 12, pp. 1146–1152, Dec. 1974.
- [7] M. Maeda, et al., "Source second-harmonic control for high efficiency power amplifiers," IEEE Trans. Microw. Theory Tech., vol. 43, no 12, pp. 2952–2958, Dec. 1995.