

超高周波高効率増幅器の基礎

Fundamentals of Microwave High-Efficiency Amplifiers

高山洋一郎

電気通信大学 先端ワイヤレスコミュニケーション研究センター

Yoichiro Takayama

Advanced Wireless Communication Research Center, University of Electro-Communications

Chofu-Shi, Tokyo 182-8585 Japan

Abstract - In advanced wireless communication systems, power amplifiers are key components affecting the efficient use of the available spectrum, low power consumption, and realization of compact size. This lecture introduces high-power amplifier efficiency technologies in two categories. The one relates to amplifier modes of operation such as Classes A, B, C, F, inverted F with respect to bias conditions, and the other combining modes of operation such as push-pull and Doherty configurations with specific power efficiency characteristics. Intermodulation distortion behavior is also explained briefly, which often strongly relates to power efficiency.

1. はじめに

情報通信ネットワークの高度化、多様化とともにそのキーテクノロジーであるワイヤレスシステム・機器の高性能化、多機能化、小型化、低コスト化などへの要求は留まるところを知らない。こうしたワイヤレス機器において、送信部の超高周波電力増幅器は通信品質、電力消費、小型化などに重要な影響を及ぼすキーデバイスである。

こうした中、移動体通信に導入されている CDMA では送信電力制御が行われ、

①電力増幅器の飽和 RF 出力よりかなり低い RF 出力状態で使用される確率が高い。

また、周波数利用効率を上げるために採用されている変調方式の多値化、複数チャネルの共通増幅などの通信方式では

②信号の振幅変動増大による電力増幅器のひずみ特性劣化を抑えるため RF 出力電力バックオフを大きく取る、

などの状況にあり、これらに対応するためには、電力増幅器の RF 中出力、低出力での効率向上が大きな課題となっている。

なお、通信用送信増幅器では、効率とともにひず

み特性についても所要の特性を満たすことが求められるため、増幅器の開発設計においては常にひずみ特性への影響も考慮することが必要である。

電力増幅器は、

①トランジスタのバイアス条件及び回路条件により区別される動作モードの増幅回路：A 級、B 級、F 級など

②増幅回路の組み合わせ構成によって特有の特性を得る増幅器：プッシュプル増幅器、ドハティ増幅器など

に分けることができる。

本稿では、電力効率に注目しながら、両者の基本である A、B、C 級増幅器、①の代表的な増幅器として F 級及び逆 F 級増幅器、②として代表的なプッシュプル増幅器及びドハティ増幅器について解説する。一般に、効率改善はひずみ低減とトレードオフの関係にある。効率との観点から相互変調ひずみの低減についても触れる。

2. 超高周波電力増幅器の電力効率

2.1 増幅器電力効率の定義

増幅器の特性として重要な電力効率は電源から供

給される電力がRF電力に変換利用される割合を表す。バイアス電源から供給される直流電力 P_{DC} 、RF入力電力 P_i 、RF出力電力 P_o 、電力利得 $G (=P_o/P_i)$ とすると、次式で定義されるFETのドレーン（あるいはバイポーラトランジスタのコレクタ）効率 η_D （あるいは η_C ）あるいは付加電力効率（PAE:Power Added Efficiency） η_{add} が用いられる（%で表示）。

$$\eta_D = \frac{P_o}{P_{DC}} \quad (1)$$

$$\eta_{add} = \frac{P_o - P_i}{P_{DC}} = \eta_D \left(1 - \frac{1}{G}\right)$$

2.2 トランジスタの消費電力と増幅器の電力効率

トランジスタの消費電力 P_T は加わる電圧 $V_d(t)$ と流れる電流 $I_d(t)$ の積で与えられる。周期 T の動作を想定すると

$$P_T = \frac{1}{T} \int I_d \cdot V_d dt \quad (2)$$

となる。 P_T はトランジスタへバイアス直流電源から供給される電力 P_{DC} からトランジスタ外部へ取り出されるRF電力 P_{RF} を引いた値

$$P_T = P_{DC} - P_{RF} \quad (3)$$

であり、熱となる。式(2)から時間軸上で見て電流 I_d と電圧 V_d の積が常に零、すなわち波形が重ならない状態に近いほど P_{RF} は P_{DC} に近づき、電力効率 P_{RF}/P_{DC} は1すなわち100%に近づく。従って、高効率動作を実現するには電圧及び電流波形ができるだけ重ならない動作を実現すればよいことになる。後述の理想的なF級動作はこの状態の効率100%の例である。なお、 $P_T \approx 0$ であっても基本波以外の高調波やひずみ成分、放射などを多く発生する場合は信号電力の効率が低下する。このため同じ次数の高調波電流及び電圧が同時に存在しない波形駆動でなければならない。例えば、電流と電圧が位相が 180° ずれた正弦波半波波形では $P_T=0$ にできても高調波が発生する。

3. トランジスタ電力増幅器のA級、B級、C級動作[1]

トランジスタの基礎となる増幅動作はA～C級動作である。これらの動作はドレーン電圧（あるいはコ

レクタ電圧）が正弦波駆動であり、ドレーン電流（コレクタ電流）が正弦波の一部からなるため、流通角をパラメータとして統一的な記述が可能である。

単純化した理想特性のFETによる図3の増幅回路を考える。高調波周波数でインピーダンスは十分低く短絡されるとするとドレーン電圧は正弦波となる。

3.1 電流電圧波形の解析

RF出力端子間電圧が飽和点に達する状態でのRF瞬時最小および最大ドレーン電圧を V_{min} および V_{max}

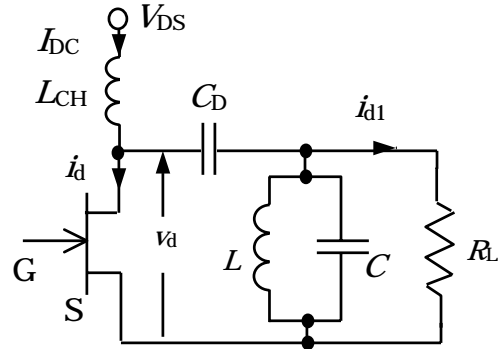


図1 FET 電力増幅器回路

とすると

$$2V_{DS} = V_{max} + V_{min} \quad (4)$$

である。 V_{min} の最小最適値はトランジスタの飽和電圧 V_s である。 V_{max} は最大ドレーン耐圧で決まるが、その値はゲートバイアス電圧により変わる。RF出力飽和到達点でのRF出力電力および効率を求める。

飽和時のRFゲート及びドレーン電圧 V_g 、 V_d を

$$V_g = V_{GC} \cos \omega t \quad (5)$$

$$V_d = -(V_{DS} - V_{min}) \cos \omega t \quad (6)$$

と表す。図2において、ドレーン電流 I_d が0となる ωt を ϕ とおくと 2ϕ を流通角と呼び、このときのドレーン電流は次式で与えられる。

$$I_d = \begin{cases} I_0 (\cos \omega t - \cos \phi) & (-\phi < \omega t < \phi) \\ 0 & (\omega t < -\phi, \phi < \omega t) \end{cases} \quad (7)$$

$$I_0 = \frac{I_{max}}{1 - \cos \phi} \quad (8)$$

I_{max} は最大ドレーン電流値、 I_0 は余弦関数の振幅であり、基軸のずれ

$$\Delta I = I_0 \cos \phi, \quad I_0 = I_{max} + \Delta I \quad (9)$$

から導かれる。式(7)をフーリエ級数展開すると

$$I_d = \frac{I_0}{\pi} \{ (\sin \phi - \phi \cos \phi) + (\phi - \sin \phi \cos \phi) \cos \omega t + \frac{1}{2} (\sin \phi - \frac{1}{3} \sin 3\phi) \cos 2\omega t + \dots \} \quad (10)$$

を得る。第1項は直流成分 I_{DC} 、第2項は信号周波数成分である。正弦波成分は0で、余弦波奇数次高調波成分も含まない。

B級動作すなわち $\phi = \pi/2$ ($2\phi = 180^\circ$) の場合の最適電圧電流波形を模式的に図3に示す。ドレーン電流は半周期流れている。

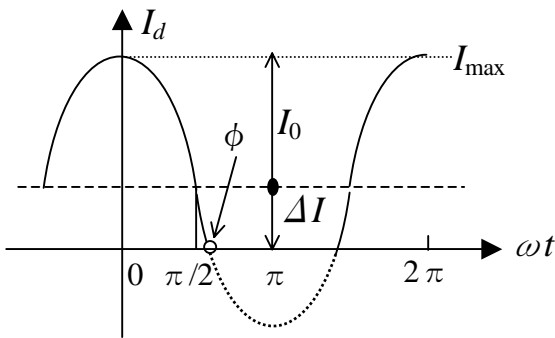


図2 電流波形と流通角の説明図

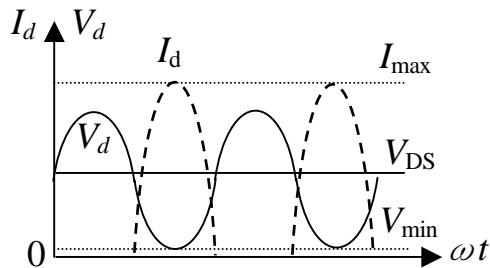


図3 B級動作のドレーン電圧電流波形

3.2 電力効率

ドレーン電力効率は直流電力 P_{DC} および信号波出力電力 P_O を求めることにより与えられる。

$$P_{DC} = V_{DC} \cdot I_{DC} = I_0 V_{DS} (\sin \phi - \phi \cos \phi) / \pi \quad (11)$$

$$P_O = I_0 (V_{DS} - V_{min}) (\phi - \sin \phi \cos \phi) / 2\pi \quad (12)$$

両式からドレーン電力効率を得る。

$$\eta_D = \frac{1}{2} \left(1 - \frac{V_{min}}{V_{DS}} \right) \frac{\phi - \sin \phi \cos \phi}{\sin \phi - \phi \cos \phi} \quad (13)$$

理想的な条件 $V_{min} = V_s = 0$ では次式となる。

$$\eta_D = \frac{\phi - \sin \phi \cos \phi}{2(\sin \phi - \phi \cos \phi)} \quad (14)$$

A級動作は $\phi = \pi$ ($2\phi = 360^\circ$)、すなわちドレーン電流が遮断される期間はない。

$$\eta_D = 0.5 = 50\%$$

である。B級動作 $\phi = \pi/2$ ($2\phi = 180^\circ$)では

$$\eta_D = \pi/4 = 78.5\%$$

となる。C級動作は $\phi < \pi/2$ の場合であり、その極限 $\phi \rightarrow 0$ のとき

$$\eta_D \rightarrow 100\%$$

となる。ただしこのとき $P_O \rightarrow 0$ である。

3.3 高効率動作負荷

ドレーン電流の振幅は最大にとり出力を最大にすることを前提として $V_{min} = V_s$ とした。式(13)より

$$\eta_D \propto (1 - V_s/V_{DS})$$

である。ここで、 V_s を実質的に小さくするために負荷抵抗を大きくしてドレーン電流の振幅を抑えることにより効率の改善を計ることができる。

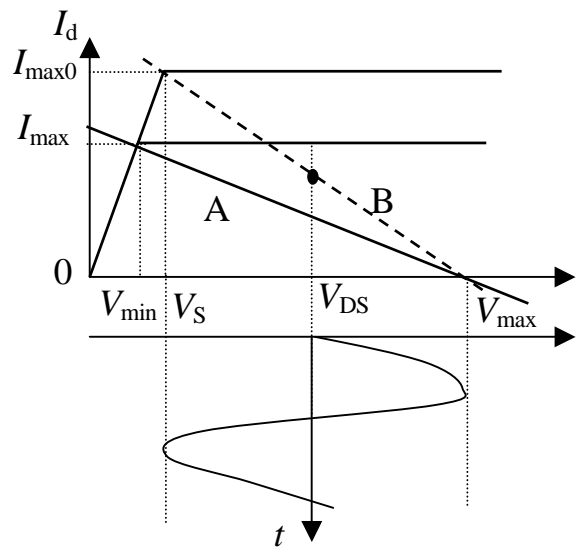


図4 実効飽和電圧を小さくする負荷条件動作

図4において、負荷線Bに比べて負荷線Aの動作は実効的な V_s が小さくなり、最大電流 I_{max} は小さくなる。このため最大電流振幅は小さくなり、最大出力は下がるが効率は改善される。FET立ち上がり線形領域の抵抗 R_0 は

$$I_{max} / V_{min} = 1 / R_0 \quad (15)$$

で与えられる。A級及びB級動作の出力電力 P_O 、ドレーン効率 η_D 及び負荷抵抗 R_L を表1にまとめる。なお、

負荷は基本波電圧と電流成分の比として求められる。B級の場合を図5に図示する[2]。トランジスタの負荷の選択は実効的なトランジスタの電流飽和電圧を選ぶことになり、その結果、出力電力とともに電力効率に影響するメカニズムがわかる。

表1 出力電力及び効率への飽和電圧と負荷の影響(1)

	A 級	B 級
P_o	$\frac{V_{DS}^2}{2R_L} \cdot \frac{1}{(1+2R_0/R_L)^2}$	
η_D	$\frac{1}{2} \cdot \frac{1}{1+2R_0/R_L}$	$\frac{\pi}{4} \cdot \frac{1}{1+2R_0/R_L}$
R_L	$2(V_{DS} - V_{min})/I_{max}$	

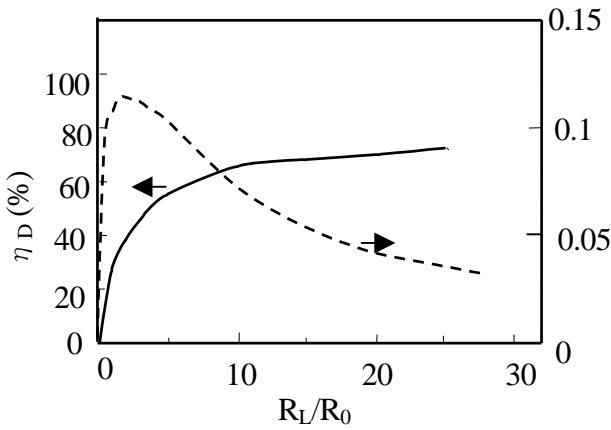


図5 B級増幅器ドレイン効率及び出力電力の飽和電圧及び負荷抵抗依存性

4. F 級及び逆 F 級電力増幅器

4.1 F 級増幅器[1]

B級動作のドレイン電圧を矩形に制御した動作がF級増幅器である。そのドレイン電流及び電圧波形を図6に示す。ドレイン電流 I_d と電圧 V_d の積は常に0であり、ドレイン効率 η_D は100%となる。このドレイン電圧をフーリエ級数展開すると

$$V_d = V_{min} + 2(V_{DS} - V_{min}) \left(\frac{1}{2} - \frac{2}{\pi} \cos \omega t + \frac{2}{3\pi} \cos 3\omega t - \frac{2}{5\pi} \cos 5\omega t + \dots \right) \quad (16)$$

となる。ドレイン電流はB級と同じであり次式で与えられる。

$$I_d = \frac{I_{max}}{\pi} \left(1 + \frac{\pi}{2} \cos \omega t + \frac{2}{3} \cos 2\omega t + \dots \right) \quad (17)$$

従って直流電力 P_{DC} およびRF基本波出力電力 P_o を求めると次式のようになる。

$$P_{DC} = \frac{I_{max} \cdot V_{DS}}{\pi}$$

$$P_o = \frac{I_{max} \cdot (V_{DS} - V_{min})}{\pi}$$

従ってドレイン効率は

$$\eta_D = 1 - \frac{V_{min}}{V_{DS}} \quad (18)$$

となる。理想FET($V_{min}=0$)ではドレイン効率は100%である。B級と比べて、RF出力が $4/\pi$ 倍、かつドレイン効率もB級の78%に対して100%であり、優れた特性であることがわかる。

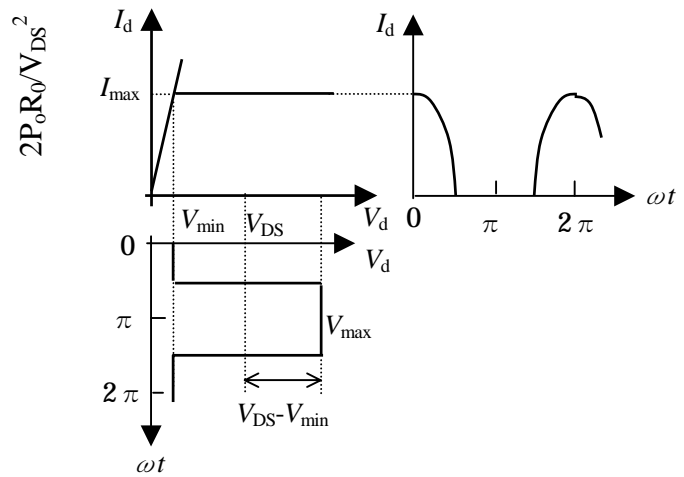


図6 F級増幅動作のドレイン電圧電流波形

F級動作を実現する回路例を図7に示す。基本波(f_0)共振かつ高調波短絡を実現するための並列LC回路と、偶数次高調波短絡及び奇数次高調波開放のための直列 $\lambda_g/4$ 波長(f_0)線路を備えている。3次高調波のみを考慮する場合には、 $\lambda_g/4$ 波長線路の代わりに、3次高調波開放のLC並列共振回路($3f_0$)を直列に挿入して小型化できる。回路が大型化するが分布定数線路により高次高調波に対応した回路も提案されている[3]。

高周波ではトランジスタの出力容量 C_o や直列寄生インダクタンスなどの影響が重要になるためこれ

らを取り入れた高調波回路が提案されている[4]. 出力容量 C_o を考慮した回路を図8に示す. 全偶数次高調波の短絡及び三次高調波開放を実現している. 周波数帯域などへの影響も考え, トランジスタのリアクタンス成分を含めた高次高調波条件を実現するのは今後の課題である.

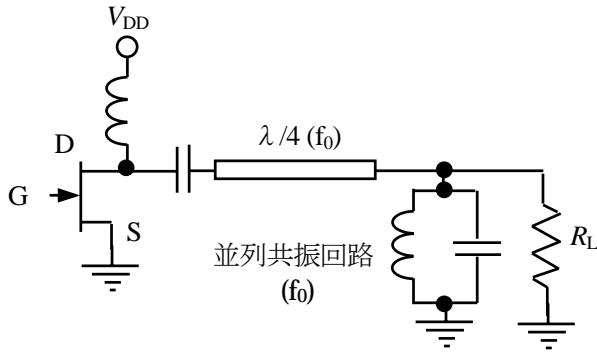


図7 F級FET増幅器の出力回路

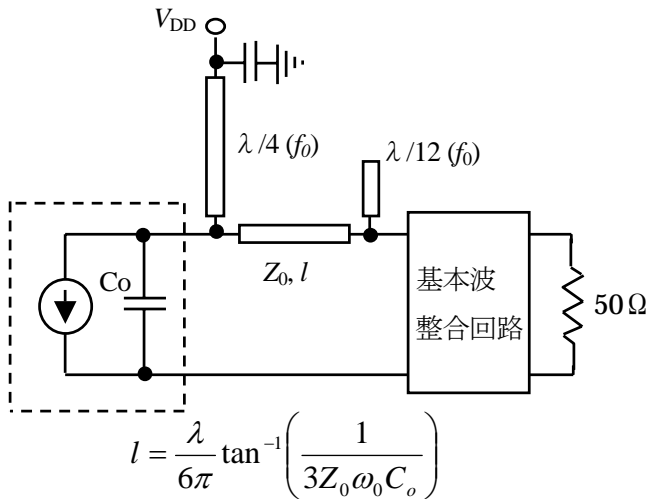


図8 トランジスタ出力容量を考慮したF級増幅器 (全偶数次高調波短絡, 三次高調波開放)

4.2 逆F級増幅器

F級動作の電圧と電流の波形を入れ替えた動作を逆F級動作増幅器と呼ぶ. 図9に動作波形を示す. 理想条件ではドレイン効率は100%である. F級動作と同様な解析により電力特性を求めることができる[5]. 図10に逆F級増幅器の出力容量を考慮して二次高調波開放, 三次高調波短絡回路の例を示す.

A級及びB級動作の飽和電圧及び負荷抵抗の依存性を示す表1同様に, F級及び逆F級動作の負荷及び飽和電圧の影響を示す特性式を表2に示す. 同一負荷条件では効率はほぼ同じであるが, 出力電力は逆F級動作が1.5倍程度になる. F級動作と同様に,

さらに高次高調波条件を満たす回路の構成法については今後の課題である.

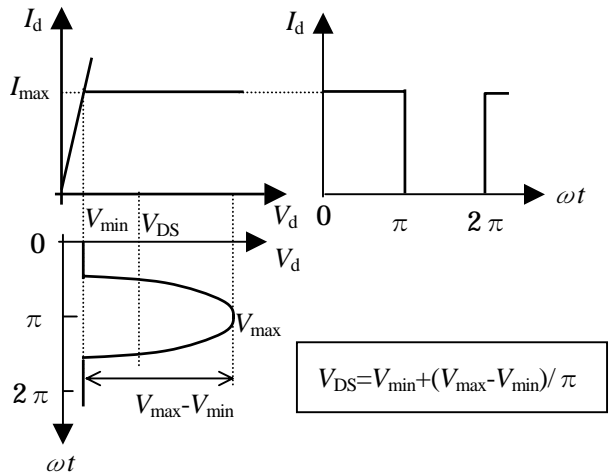


図9 逆F級増幅動作のドレイン電圧電流波形

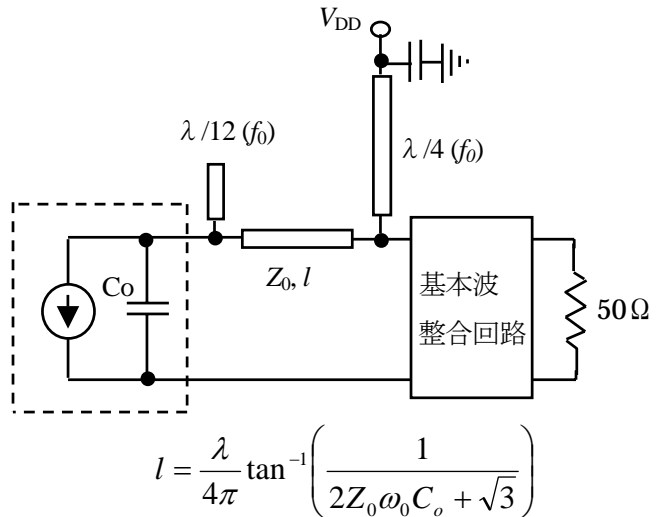


図10 トランジスタ出力容量を考慮した逆F級増幅器 (二次高調波開放, 三次高調波短絡)

表2 出力電力及び効率への飽和電圧と負荷の影響(2)

	F級	逆F級
P_o	$\frac{8V_{DS}^2}{\pi^2 R_L} \cdot \frac{1}{\left(1 + \frac{8R_0}{\pi R_L}\right)^2}$	$\frac{\pi^2 V_{DS}^2}{8R_L} \cdot \frac{1}{\left(1 + \frac{\pi^2 R_0}{4R_L}\right)^2}$
η_D	$\frac{1}{1 + \frac{8R_0}{\pi R_L}}$	$\frac{1}{1 + \frac{\pi^2 R_0}{4R_L}}$
R_L	$\frac{8}{\pi} \left(\frac{V_{DS}}{I_{max}} - R_0 \right)$	$\frac{\pi^2}{4} \left(\frac{V_{DS}}{I_{max}} - R_0 \right)$

5. プッシュプル増幅器

5.1 プッシュプル増幅器の基本動作[1]

ウィルキンソン分配器や 3dB 方向性結合器による電力合成増幅器は出力電力の倍増を目的とする増幅器であるが、プッシュプル増幅器は B 級動作の電力合成に加えて以下の特徴がある。

- ① バランを用いた場合、25Ω系インピーダンス・デバイスの直列合成を実現する。従って増幅器整合回路のインピーダンス変換比が二分の一となり、広帯域、低損失となる。
- ② 偶数次高調波を抑制する。

プッシュプル構成には、信号を 180° 位相が異なる二信号に分割する回路、すなわち位相反転回路を入力分配及び出力合成に用いる。位相反転回路はバラン(Balun)が最も一般的であり、平面回路ではマーチャンド(Marchand)バランが広く用いられる。この回路は二層構成のため構造が複雑になる。このため単純平面構造のラットレース回路、180° カプラなども利用される。

理想的な B 級動作の FET を仮定すると、0-180° 分配回路を通過した信号の各増幅器出力ドレーン電流は以下に示すようになる。

$$I_{d1} = \frac{I_0}{\pi} \left(1 + \frac{\pi}{2} \cos \omega t + \frac{2}{3} \cos 2\omega t - \frac{2}{15} \cos 4\omega t + \dots \right) \quad (19)$$

$$I_{d2} = \frac{I_0}{\pi} \left(1 - \frac{\pi}{2} \cos \omega t + \frac{2}{3} \cos 2\omega t - \frac{2}{15} \cos 4\omega t + \dots \right) \quad (20)$$

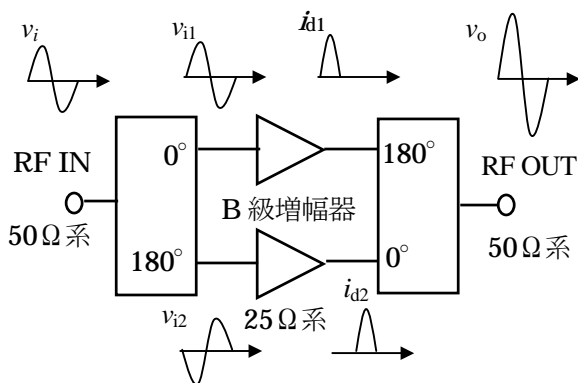


図 11 プッシュプル増幅器の構成及び動作波形

式(19)の各項 ωt を $\omega t + \pi$ に置き換えることにより奇数次項が反転した式(20)が得られる。両信号を 0-180° 結合回路により合成すると式(19)の各項が位相反転され ($n\omega t \rightarrow n\omega t + \pi$)、偶数次項は打ち消し合い基本波成分だけが二倍に合成出力される。プッシュプル増幅器の入出力信号波形を図 11 に示す。

5.2 バランによる増幅器構成

ここで、合成回路にバランを用いる場合とラットレース、方向性結合器などを用いる場合において、増幅器出力の高調波に対する回路条件が異なることに注意する必要がある。後者の構成は、原理的には構成増幅器の特性は合成回路により影響を受けずに偶高調波を分離できるが高調波損失を生じる。図 12 に $\lambda/4$ 線路により構成したバランの等価回路を示す。図は増幅器の入力結合回路を想定した場合であり、 $Z_0/2$ が増幅器入力インピーダンスに相当する。 $Z_0=50\Omega$ の場合、各増幅器入力インピーダンスは 25Ωで、直列接続で 50Ωとなる。

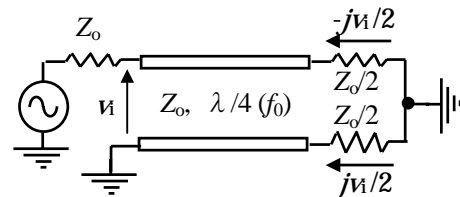
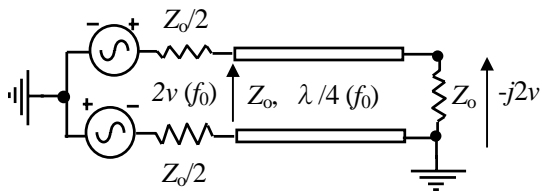
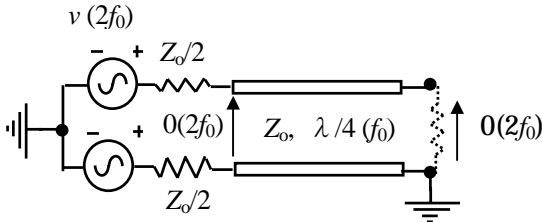


図 12 分布線路バランの増幅器入力等価回路

出力結合回路としての分布線路バランの等価回路を図 13 に示す。(a)は二台の信号源(増幅器)位相が反転した基本波に対する等価回路、(b)は二台の信号源位相が同相の二次高調波に対する等価回路である。基本波は増幅器出力インピーダンス 25Ωが直列接続され 50Ω負荷に合成される(電圧二倍)。一方、二次高調波に対しては、各入力端子(及び負荷端子)において両増幅器出力電位は同じで接地であり、等価的に短絡と成る。従ってバランの入力端でも二次高調波に対して回路条件は短絡である。このことは各増幅器出力端とバラン入力端子間の線路長が各増幅器の二次高調波負荷を短絡からリアクタンスに変換し、反射位相を変えるため、その影響に注意する必要がある。



(a) 基本波に対する増幅器出力等価回路



(b) 偶数次高調波に対する増幅器等価回路

図 13 分布線路場ランの増幅器出力等価回路

5.3 ラットレース回路などによる増幅器構成

ラットレース回路や方向性結合器などで構成する位相反転回路を用いた場合には基本波はあるポートに合成出力され、偶数次高調波は基本波とは異なるポートに分離出力される。従って各増幅器は偶数次高調波負荷が Z_0 であり電力発生の可能性はある。これに対して balan では偶数次高調波は発生しない。

プッシュプル増幅器の電力効率は基本的には B 級動作と同じである。しかしながら、移動体通信の基地局送信用ような数十～数百 W クラス増幅器においてはトランジスタのインピーダンスは極めて低くなるため回路損失が無視できない。このため、低損失化に有利なプッシュプル構成は広く採用されている。

6. ドハティ増幅器

近年、マイクロ波電力増幅器としてドハティ増幅器が注目されている。この増幅器の原理の提案は古い (1936) が [6], 最近, RF 出力レベルが比較的低い領域でも電力効率が良好なマイクロ波電力増幅器として期待されている。

6.1 古典的ドハティ増幅器

図 16 にドハティ増幅器の古典的な回路構成を示す。基本構成はキャリア増幅器(CA)と呼ばれる B 級～AB 級増幅器とピーク増幅器(PA)と呼ばれる C 級増幅器を直接出力結合する。

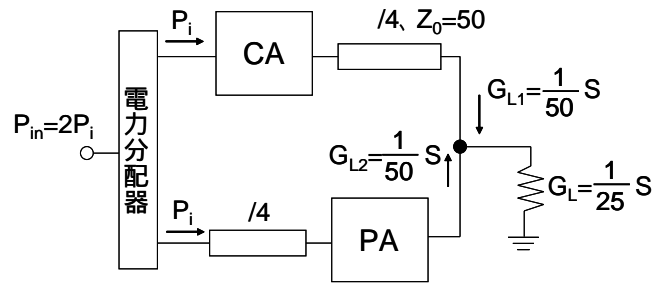


図 16 古典的ドハティ増幅器の構成図

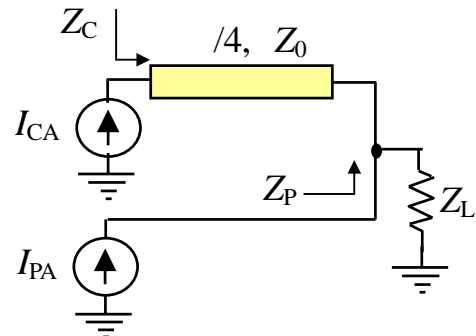


図 17 ドハティ増幅器の理想電流源モデル (CA : B 級)

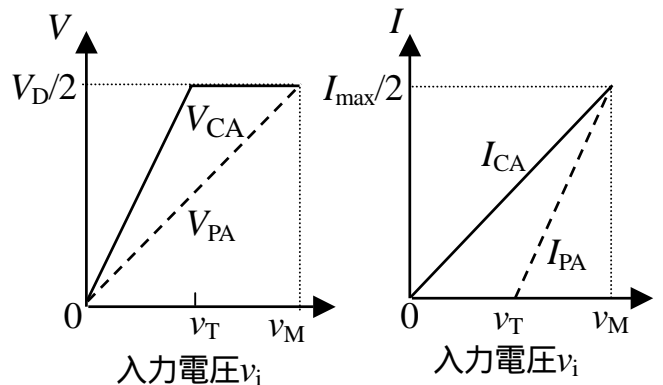


図 18 理想電流源モデルによる電流・電圧特性

----- 基本波負荷

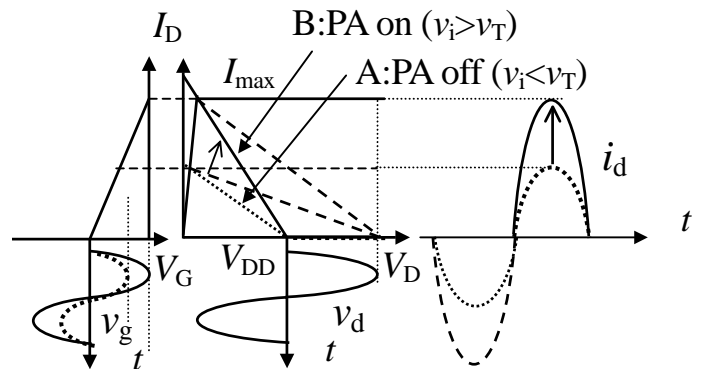


図 19 理想ドハティ増幅器の CA 負荷線

動作説明のための古典的なドハティ増幅器の電流源モデルを図 17 に示す [6],[7]. CA 及び PA を電流源

I_{CA} , I_{PA} により表したときのCA, PAの電流電圧特性を図18に、CAの負荷線が入力電力により変化する様子を図19に模式的に示す。入力電圧 $v_i=v_T$ でCAが飽和に達してPAが立ち上がる。このときCA電力効率は $\pi/4=78.5\%$ である。CA出力の四分の一波長線路は入力 $v_i<v_T$ で $Z_L=Z_0/2$ を $Z_C=2Z_0$ にインピーダンス変換して、CAの負荷を大きくする働きをする(図19の負荷線A)。PAの立ち上がりに伴って出力は漸増し、効率は若干低下後PA飽和点で $\pi/4$ 強になる。この状態では四分の一波長線路は両増幅器の出力を単純に結合する伝送線路である。

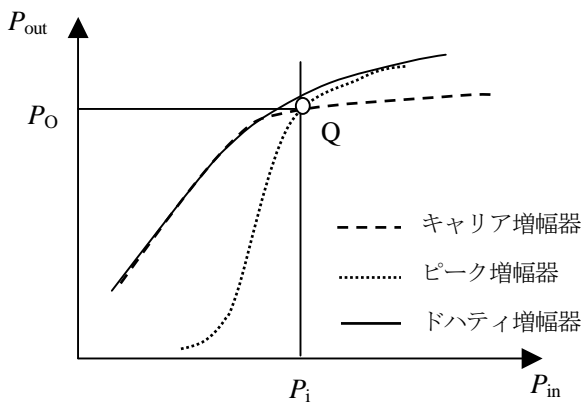


図20 マイクロ波ドハティ増幅器の入出力電力特性

図16に示したドハティ増幅器では、入力電力はCA及びPAへ等分配され、出力はCA及びPAの出力が等しい状態で完全合成される。図20にマイクロ波CA及びPAの50Ω系での単独特性、及びドハティ増幅器の入出力特性を模式的に示す。CA及びPAを理想電流源とするドハティ増幅器モデルでは両増幅器の電流は常にそれぞれの電流が完全に加算されて負荷に流れるため電力は完全合成される。しかしながら、実際のCA及びPAは完全な電流源ではない(内部インピーダンスが有限)ため、PAオフ時の損失が生じる。損失を小さくするために Z_0 線路の挿入などによりPA出力インピーダンスを大きく変換する。完全合成は選択された回路条件により決まる出力レベルにおいてのみ実現される。典型的なドハティ増幅器ではこの条件はCA及びPAの出力電力が一致するときである(図20のQ点)。一般には、これ以外の入力レベルで出力が完全合成される保証はないため、合成点の選択が重要になる。

6.2 不等分配・合成ドハティ増幅器

ドハティ増幅器を一般化して、入力電力の不等分配及び出力電力の不等合成を実現する回路構成を実現することが可能である[8]。入力及び出力の分配合成比を選択することにより一層のドハティ増幅器設計の自由度が大きくなり、特性を改善できる可能性を広げることができる。

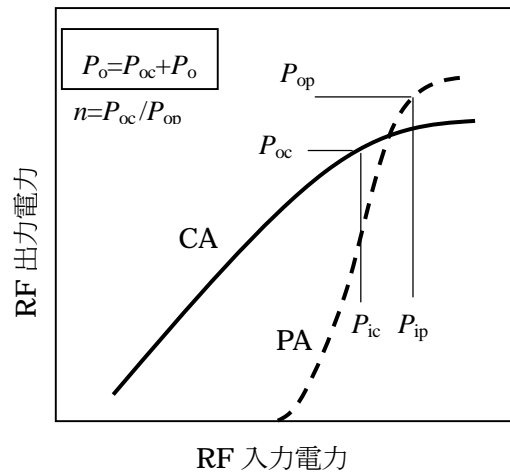


図21 ドハティ増幅器の不等入力分配及び不等出力合成条件のCA及びPA

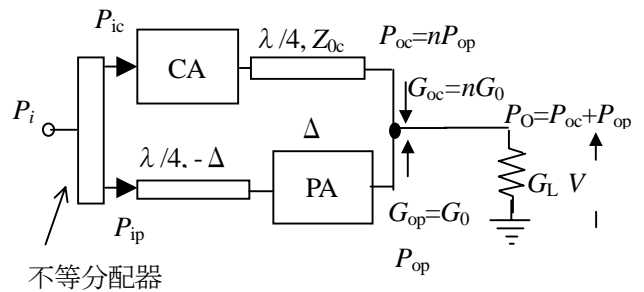


図22 不等電力分配・不等電力合成ドハティ増幅器の構成

入力の不等分配はウィルキンソン不等電力分配器を用いれば安定な構成を実現できる。不等出力電力状態の完全合成条件を導く[8]。

キャリアおよびピーク増幅器の単独での出力負荷 $R_0=1/G_0$ ($=50\Omega$)に対するCAへの入力: P_{ic} 、PAへの入力: P_{ip} (従って $P_i=P_{ic}+P_{ip}$)での出力 P_{oc} 、 P_{op} が

$$P_{oc}/P_{op}=n \quad (21)$$

のとき、ドハティ増幅器において $P_o=P_{oc}+P_{op}$ となる条件は、各増幅器の出力が同位相に調整されており、出力結合部電圧 V_o が共通ということから

$$P_{oc}=G_{oc}/V_o^2, \quad P_{op}=G_{op}/V_o^2$$

$$G_{oc}/G_{op}=n \quad (22)$$

である。ここで G_{oc} 、 G_{op} はCA及びPAが見る負荷アドミタンスである。従って、 $G_{op}=G_o$ 設定すると $G_{oc}=nG_o$ でなければならない。

キャリア増幅器の負荷を nG_o から G_o に変換するための $\lambda/4$ 線路の特性アドミタンスおよびインピーダンスは

$$Y_{oc}=\sqrt{n} G_o, \quad Z_{oc}=R_o/\sqrt{n} \quad (23)$$

である。このとき共通負荷 G_L は

$$G_L=G_{oc}+G_{op}=(1+n)G_o \quad (24)$$

となる。このとき $P_o=P_{oc}+P_{op}$ となる。 G_L は最終負荷 50Ω へ変換する。

$n=1$ の場合が古典的ドハティ構成に相当する。CA及びPAの特性に合わせて入力分配比及び n 値を選択することにより特性改善を図ることが可能である。

6.3 マイクロ波ドハティ電力増幅器

マイクロ波ドハティ電力増幅器は古典的な理想条件を満たしていないため、低RF駆動レベルで以下のような問題を考慮する必要がある。

- ① ピーク増幅器はオフ状態（低入力レベル）で出力インピーダンスは必ずしも十分高い状態にならないため、損失を発生する。低入力レベルでPAの出力インピーダンスを高くすることが必要。
- ② キャリア増幅器の低駆動レベルで負荷を大きくする出力回路の実現が必要。

①はPAのオフ時の出力インピーダンスが高い回路構成を採用する、線路の挿入により高いインピーダンスに変換する、などの方法が採用されている。

②はCAの出力整合回路に依存するため、PAオフ時に正味のトランジスタ負荷を大きくする四分の波長線路長に最適化する。

通常、電力増幅器は効率とともにひずみについても所要の特性を求められるが、次項で触れる。

7. 相互変調ひずみ

高出力増幅器の歪みの発生はトランジスタの非線形に起因し、増幅器のひずみ特性は回路特性にも支配される。トランジスタの非線形性要素はいくつかあるが最大の要素はFETドレーン電流、バイポーラ

ーラのコレクタ電流の相互コンダクタンスである。更に電流に関してドレーンコンダクタンスが重要である。入力容量の非線形性が無視できない場合もあるが、HEMT及びSi MOSFETでは容量の非線形性は小さい。ここではFETのドレーン電流に関する非線形性について説明する。

ドレーン電流はゲート電圧 V_{gs} 及びドレーン電圧 V_{ds} の関数であり、テイラー級数展開表示する。

$$I_d = I_{d0} + \sum_{k=1}^n (g_{mk} v_{gs}^k + g_{dk} v_{ds}^k) + g_{md11} v_{gs} v_{ds} + g_{md21} v_{gs}^2 v_{ds} + g_{md12} v_{gs} v_{ds}^2 + \dots$$

$$v_{gs} = V_{gs} - V_{g0}, \quad v_{ds} = V_{ds} - V_{d0} \quad (21)$$

特に低～中出力レベル動作において、三次相互変調ひずみ(IMD3)を支配する最も重要な非線形ファクタは三次相互コンダクタンス g_{m3} である。図20に携帯用1WクラスSiMOSFETの電流電圧特性測定値からの g_{m1} 及び g_{m3} 抽出例を示す。 $V_g=1.8V$ 付近で $g_{m3} \approx 0$ であり、それより以下で $g_{m3}>0$ 、以上で $g_{m3}<0$ である。

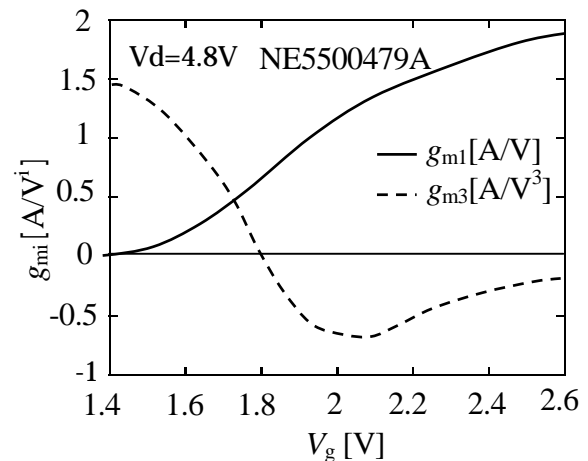


図23 SiMOSFETの相互コンダクタンス g_{m1} 及び g_{m3}

RF出力レベルが低い領域では、三次相互変調ひずみは g_{m3} が0の近傍で小さくなり、利得偏移は $g_{m3}>0$ で正、すなわちgain expansion、 $g_{m3}<0$ で利得偏移が負、すなわちgain compressionとなる。一方、効率はA級からAB級、B級に、すなわちゲート電圧をしきい値電圧に近づけるほど良くなる。従って、一般に高効率動作ではgain expansionとなり、 g_{m3} が大きい動作条件になる傾向にある。ひずみと効率のト

リードオフを考えると g_{m3} が0に近い領域にゲートバイアスを設定するのが基本になる。相互変調ひずみへの回路の影響として、ベースバンド回路インピーダンス及び高調波インピーダンスが重要である。これらの回路のリアクタンス成分がトランジスタの二次非線形性により三次相互変調ひずみ成分を発生する。これらの現象はメモリ効果とよばれる。トランジスタの熱発生の際的変動もRF信号の変化に追従できず変調信号程度の次定数となるためIMD3成分発生の原因となる。図24に二次非線形性による三次相互変調ひずみの様子を模式的なスペクトル図により示す。これらのひずみ成分をベクトル表示すると g_{m3} などによる成分に対して90度程度位相が異なっているため合成された $2f_1-f_2$ 及び $2f_2-f_1$ の成分は大きさ及び位相に差異が生じる。こうしたメモリ効果によるひずみ劣化はベースバンド及び高調波インピーダンスを短絡することにより抑制できる。このための様々な技術が提案されている[9],[10]。

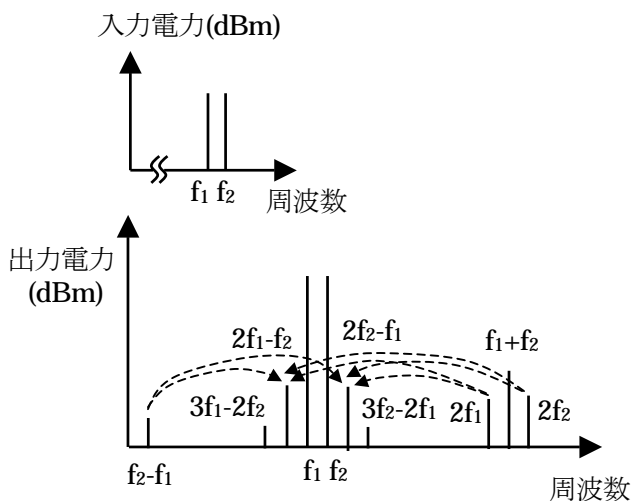


図24 ベースバンド及び二次高調波インピーダンスによる三次相互変調ひずみ

8. むすび

マイクロ波電力増幅器の開発設計において、電力効率及びひずみ特性は最も重要な課題である。本講座では、基礎及び代表的なマイクロ波トランジスタ電力増幅器について、特に電力効率に注目してそれぞれの基本的な振る舞い及び特性を概説し、増幅器の設計開発に際して注意すべき点を解説した。

参考文献

- [1] 高山洋一郎、マイクロ波トランジスタ、電子情報通信学会、1998.
- [2] Y.Takayama, "Considerations for high-efficiency operation of microwave transistor power amplifiers," IEICE Trans. Electron., vol.e80-c, no.6, pp.726-733, June 1997.
- [3] K.Honjo, "A simple circuit synthesis method for microwave class-F ultra-high-efficiency amplifiers with reactance-compensation circuits," Solid-State Electronics, vol.44, pp.1477-1482, Feb. 2000.
- [4] A.V. Grebennikov, "Circuit design technique for high efficiency class F amplifiers," IEEE MTT-S Int. Microwave Symp. Dig., pp.771-774, June 2000.
- [5] Y.Y.Woo, Y.Yang, and B.Kim, "Analysis and experiments for high-efficiency class-F and inverse class-F power amplifiers," IEEE Trans. Microwave Theory Tech, vol.54, no.5, pp.1969-1974, May 2006.
- [6] W.H.Doherty, "A new high efficiency power amplifier for modulated waves," Proc. IRE, vol.24, no.9, pp.1163-1182, Sept. 1936.
- [7] M.Iwamoto, A.Williams, P.-F.Chen, A.Metzger, C.Wang, L.E.Larson, and P.M.Asbeck, "An extended Doherty amplifier with high efficiency over a wide power range," IEEE MTT-S Int. Microwave Symp. Dig., pp.931-934, June 2001.
- [8] 高山洋一郎, 原田哲治, 藤田孝之, 前中一介, "マイクロ波ドハティ増幅器の設計法及び SiMOSFET 電力増幅器への応用," 信学論 (C), vol.J87-C, no.10, pp.745-753, Oct. 2004.
- [9] 高山洋一郎, 渡邊一嗣, 山口一幸, 藤田孝之, 前中一介, "マイクロ波電力増幅器の高調波短絡による相互変調ひずみの改善," 信学論 (C), vol.J89-C, no.12, pp.995-1002, Dec. 2006.
- [10] 高山洋一郎, 渡邊一嗣, "マイクロ波トランジスタの非線形性と電力増幅器のひずみ特性," 2007 信学総大, CS-3-1,2007.