

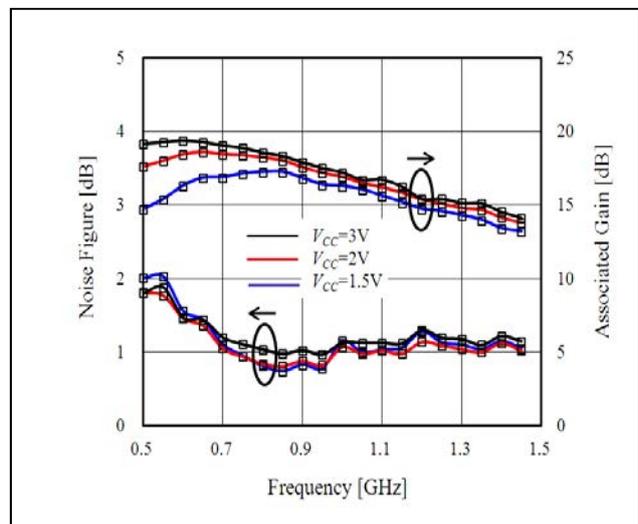
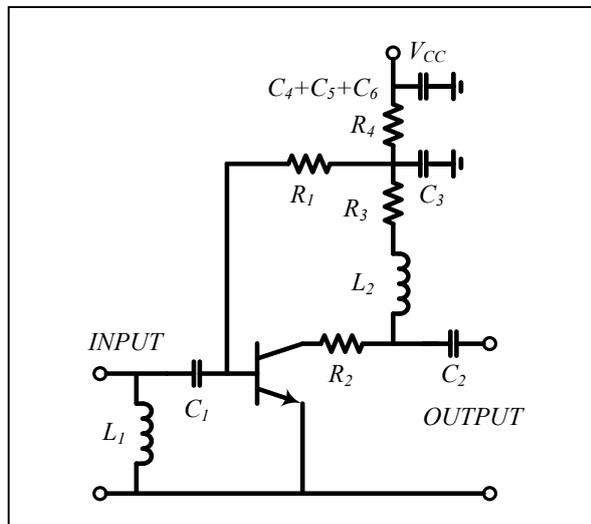
シリコントランジスタを用いた低雑音増幅器の設計

Design of Low-Noise Amplifiers Using Si Transistors

伊藤 康之[†]Yasushi ITOH[†][†] 湘南工科大学 工学部

概要

シリコントランジスタを用いた低雑音増幅器の設計、試作、評価について述べる。まず代表的なエミッタ接地トランジスタを用いた低雑音増幅器の回路構成のプロセスについて紹介する。つぎに雑音整合について、トランジスタのモデリング方法、雑音が最小になるための回路構成と回路素子値の求め方について述べた後に、マイクロ波回路シミュレータを用いた回路シミュレーションを紹介する。今回はプリント基板(Printed Circuit Board)と面実装部品で回路を構成するので、基板のレイアウト図、実装図の作成方法、具体的な実装方法を述べる。最後にSパラメータ、雑音指数、IIP₃(3rd Order Intercept Point)測定方法を紹介する。トランジスタとしては f_t が25GHzの0.35 μm SiGe HBT、回路素子は1005タイプのチップ部品、回路基板はFR-4基板を使用する。低雑音増幅器の通信機器への応用を想定し、L帯で動作するものを取り上げ、回路設計は(1)低雑音、(2)低消費電力、(3)高IIP₃を目標とする。低雑音、低消費電力、高IIP₃はすべてトレードオフの関係にあり、同時に目標を満たす解を見つけるのは難しい。ここでは入力側を雑音整合、出力側を高IIP₃、高安定に設計した例を紹介する。



Abstract

Design, fabrication and performance of the low-noise amplifiers using Si transistors are presented in this paper. First of all, the design process to achieve low-noise performance is introduced in terms of schematic layout, device modeling, noise matching and circuit element values extraction. Then the circuit simulation for low-noise performance is graphically shown. Since the low-noise amplifier presented here utilizes printed circuit boards and surface-mount type chip elements, the circuit layout and actual fabrication method are introduced. And finally, S-parameters, noise and IIP₃ measurements are shown by using the schematic diagram of the measurement setups. As a design example, the L-band low-noise amplifiers using 0.35 μm SiGe HBTs for use in the communication equipment are presented, focusing on the tradeoff between low-noise, low power consumption and high IIP₃.