

ソフトウェア無線機の構築に向けて

Past, Current, and Future in Reconfigurable Transceivers

荒木 純道

Kiyomichi Araki

東京工業大学、電気電子工学専攻 〒152-8552 東京都目黒区大岡山 2-12-1-S3-5
Department of Electrical and Electronics Engineering, Tokyo Institute of Technology
2-12-1-S3-5, Ookayama, Meguro-ku, Tokyo 152-8552, Japan

概要 — 1990年代中頃に多様化複雑化していく無線通信システムの様々な課題に応えるべく、ソフトウェアの書き換えで回路機能を可変できるソフトウェア無線機（SDR）の概念が提案された。ここではソフトウェア無線機に関する研究開発の歴史を概観しさらに今後の技術動向を予測してみる。さらにソフトウェア無線機に適した回路構成である離散時間系のダイレクトサンプリング受信機に関する我々の研究成果についても紹介する。

Abstract – in 1990's a concept of software-defined radio has been proposed by Mitola. A reconfigurability of the operating parameters; center frequency, bandwidth and power level in transceivers only altered by software in one of the most important features in the software-defined radio to realize a versatile transceiver. Here we will review research and development works in the field of reconfigurable transceivers, and discuss its future trend of this technology. In addition our work on a design of direct sampling receivers will be introduced on the topic of reconfigurability of these several frequency characteristics; image rejection, pass-band widening, etc. with an enhancement of digital assist technology.

I. はじめに

世界中至る所でスマートフォンの急速な普及は無線通信システムの爆発的なデータトラフィックをもたらしている。スマートフォンでは複数の無線システムを搭載しマルチバンド/マルチモード無線機化しつつある。例えば 0.8 GHz から 5 GHz の周波数帯にある LTE, UMTS/HSPA+, GSM/EDGE, WiFi (IEEE802.11a/b/g/n), Bluetooth, GPS などが対象。covering from 0.8 GHz to 5 GHz frequency bands. 複数の異なる無線規格を複数の LSI モジュールで実装することは面積やコストの観点から望めない。その上世代の無線規格である LTE-advanced, IEEE802.11ac/ad (高速データレート WiFi) や IEEE802.11af/19.1/15.4m (コグニティブ無線) は低コストで高速データレートが求められている。そこで最小限の回路モジュールで複数の無線規格を満足するような可変な無線機の実現が強く求められている。

本稿ではリコンフィギャラブル無線機を概観すると共に可変性に優れた離散時間受信機に関する我々の研究成果についても紹介する。

II. リコンフィギャラブル送受信機

マルチバンド/マルチモード送受信機を少ない回路モジュールで実現するためには、可変性に富んだ回路とデジタル制御技術の全面的な使用が求められる。

A. 理想的なリコンフィギャラブル送受信機

上記の考え方はソフトウェア無線機（SDR）と呼ばれ、1990年代中頃 Mitola によって提案された [1]。

図 1 は Mitola の SDR 概念図である。これはある意味で理想的なアーキテクチャーであり、アナログ RF 回路は最低限に抑えて、回路機能の可変性は全てデジタル信号処理部が担うとしている。しかし現行の無線規格をカバーしようとする 10GSps、12 ビットの ADC/DAC が必要とされ、その部分だけでも数 100 ワットの消費電力となってしまう。

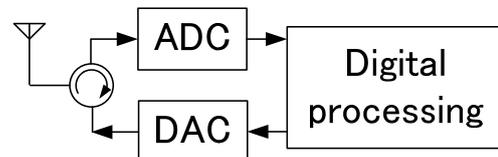


Fig. 1. Mitola's SDR concept.

B. 微細 CMOS を用いたデジタル RF

ADC/DAC に対する性能要求緩和のためには周波数変換とフィルタリングを実現する RF 回路が不可欠である。更に言えば、デジタル集積回路で広く用いられ低消費電力にすぐれた CMOS 集積回路と一体化した RF-CMOS 回路技術に大きな関心が集まっている。勿論 RF-CMOS 回路技術自体には利点も欠点もある。表 1 を参照。